

## Zeitlogik und Verifikation

Helmut Veith, veith@dbai.tuwien.ac.at  
58801-18431

Abteilung f. Datenbanken und AI

---

---

---

---

---

---

---

---

## Zeitlogik

- **Klassische Logik** ist ungeeignet, die Dynamik veränderlicher Systeme zu beschreiben.
- **Zeitlogik** enthält spezielle Operatoren, um Zeit auszudrücken.
- Beispiel:  
`F(ampel1_rot & ampel2_gruen)`

“In der Zukunft (**F**uture) wird Ampel 1 rot und Ampel 2 grün.”

2

---

---

---

---

---

---

---

---

## Hardware Verifikation

- Chipdesigns sind sehr komplex und enthalten komplizierte Kontrollmechanismen.  
**> 10<sup>8</sup> Gatter** **> 2<sup>10<sup>8</sup></sup> Zustände**
- Designs werden automatisch aus Programmen in zB VHDL oder VERILOG generiert.
- Bugs in späten Designphasen (Pentium ...) sind sehr teuer und aufwendig.
- 30% to 70% der Entwicklungsingenieure sind mit Verifikation im weitesten Sinn beschäftigt: Simulation, Testen, Äquivalenzprüfung.

3

---

---

---

---

---

---

---

---

## Verifikation und Zeitlogik

Verifikation von Hardware und Software:

Zeitlogik wird verwendet, um Spezifikationen auszudrücken, deren Korrektheit *vollautomatisch* durch einen effizienten Suchalgorithmus verifiziert wird.

Diese Methode heisst **Model Checking**, und wird in der Praxis industriell eingesetzt.

Intel, IBM, Microsoft, Fujitsu, Siemens, Synopsis, ...

4

---

---

---

---

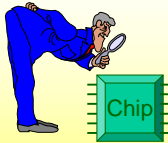
---

---

---

---

## Was ist Model Checking ?



Transitionssystem  
= Kripkestruktur  
= Endlicher Automat

|=

$\varphi$

Spezifikation  
= Formel in Zeitlogik

5

---

---

---

---

---

---

---

---

## Eine einfache Kripke Struktur

Ampel (USA)



6

---

---

---

---

---

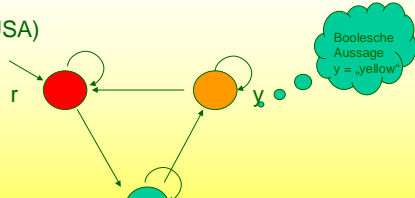
---

---

---

## Eine einfache Kripke Struktur

Ampel (USA)



Spur:

$\langle r \rangle \langle g \rangle \langle y \rangle \langle r \rangle \langle g \rangle \langle y \rangle \dots$

Spuren:

$\langle r \rangle \langle r \rangle \langle g \rangle \langle y \rangle \langle y \rangle \dots$

Wie unterscheiden sich Ampeln in Wien ?

7

---

---

---

---

---

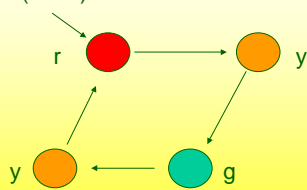
---

---

---

## Wiener Kripke Struktur

Ampel (Wien)



Spur:  $\langle r \rangle \langle y \rangle \langle g \rangle \langle y \rangle \langle r \rangle \langle y \rangle \dots$

8

---

---

---

---

---

---

---

---

## K-Strukturen und "echte" Systeme

- Betrachte Hardwaredesigns als Kripke Strukturen. (Mealy-Maschinen !)
- Hardware Sprachen wie SMV, VERILOG werden verwendet, um die Funktion des Designs zu beschreiben.
- Ein Compiler übersetzt das Programm in eine K-Struktur.
- Die K-Struktur ist i.A. nicht deterministisch.

9

---

---

---

---

---

---

---

---

## SMV: Programmbeispiel

```
MODULE main
VAR
  request: boolean;
  state: (ready, busy);
ASSIGN
  init(state) := ready;
  next(state) :=
    case
      state = ready & request : busy;
    1: (ready, busy);
    esac;
```



10

---

---

---

---

---

---

---

---

## Logik & Zeit: zwei Philosophien

### Lineare Zeit:

Betrachte Zeitverhalten auf allen möglichen Spuren einzeln.



### Verzweigte Zeit:

Betrachte alle möglichen Verzweigungen der K-Struktur.

*Im Prinzip ausdrucksstärker als lineare Zeit.*

*Lineare Zeit = Spezialfall*

11

---

---

---

---

---

---

---

---

## LTL - Linear Time Logic

- auf **Spuren** definiert, d.h. **lineare** Zeit.
- basiert auf Aussagenlogik
- zwei Zeitoperatoren:

~~X~~a  
a U b

"a gilt im nächsten (**neXt**) Zustand."

"a gilt und bleibt wahr bis (**U**ntil) b wahr wird."



12

---

---

---

---

---

---

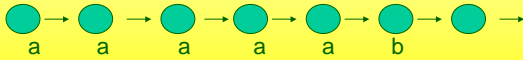
---

---

## LTL - Linear Time Logic

- auf **Spuren** definiert, d.h. **lineare** Zeit.
- basiert auf Aussagenlogik
- zwei Zeitoperatoren:

**X a** "a gilt im nächsten (**neXt**) Zustand."  
**a U b** "a gilt und bleibt wahr bis (**Until**) b wahr wird."



13

---

---

---

---

---

---

---

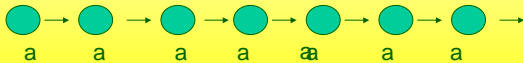
---

## Nochmals LTL

Weitere Operatoren:

$Fa := true U a$  "a wird einmal wahr sein"

$Ga := \neg F \neg a$  "a wird immer wahr sein"



14

---

---

---

---

---

---

---

---

## LTL auf Kripke Strukturen

Eine Formel ist auf einer K-Struktur wahr, wenn sie auf allen Spuren wahr ist.

Beispielformel  $G(\text{request} \rightarrow F \text{ack})$

"Every request will be eventually acknowledged."

15

---

---

---

---

---

---

---

---

## Logik & Zeit: zwei Philosophien

### Lineare Zeit:

Betrachte Zeitverhalten auf allen möglichen Spuren einzeln.



### Verzweigte Zeit:

Betrachte alle möglichen Verzweigungen der K-Struktur.

*Im Prinzip stärker als lineare Zeit.  
Lineare Zeit = Spezialfall*

16

---

---

---

---

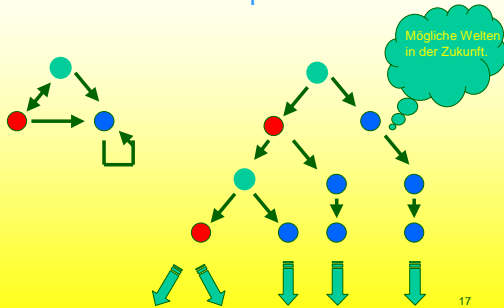
---

---

---

---

## Verzweigte Zeit: Abwickeln von Kripke Strukturen



17

---

---

---

---

---

---

---

---

## CTL\*: Extended Computation Tree Logic

- Definiert auf abgewickelten K-Strukturen (= unendlichen Bäumen)

- CTL\* = LTL + Quantoren:

A  $\phi$ : " $\phi$  gilt auf **allen** Spuren"

E  $\phi$ : " $\phi$  gilt auf **manchen** Spuren"

- CTL = wie CTL, aber nur spezielle Zeitoperatoren sind erlaubt: AX, EX, AF, EF, AG, EF, AU, EU.

Vorteil von CTL:  
Modell Checking  
in Zeit  $O(n)$ .

18

---

---

---

---

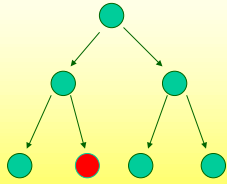
---

---

---

---

### CTL: Beispiel



EF g "g wird potentiell wahr"

19

---

---

---

---

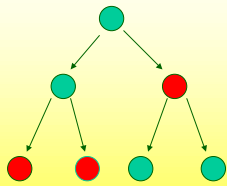
---

---

---

---

### CTL: Beispiel



AF g "g wird sicher wahr"

20

---

---

---

---

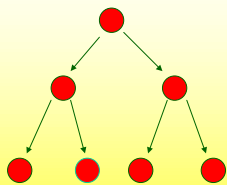
---

---

---

---

### CTL: Beispiel



AG g "g ist eine Invariante"

21

---

---

---

---

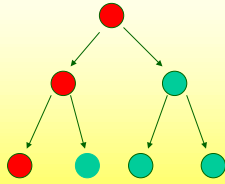
---

---

---

---

## CTL: Beispiel



EG g "g ist eine potentielle Invariante"

22

---

---

---

---

---

---

---

---

## U-Bahn

Boolesche Aussagen:  
T... Tuere offen  
Z... Zug faehrt  
N... Notbremse

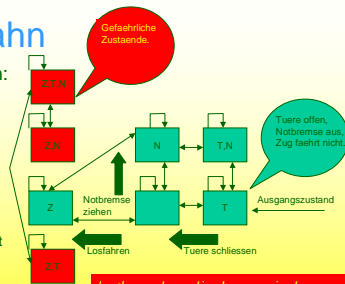
CTL Spezifikationen:

AG (T → ¬Z)

„Bei geoffener Tuere faehrt der Zug niemals.“

A(¬Z U (¬T & ¬N))

„Der Zug bleibt solange stehen, bis die Tuere geschlossen und die Notbremse ausgeschaltet ist.“



In der automatisch generierten K-Struktur gibt es auch gefaehrliche Zustaeude !

23

---

---

---

---

---

---

---

---

## Grosse Kripke Strukturen

Hauptproblem im Model Checking:

State Explosion Problem



Die Zahl der moeglichen Zustaeude kann extrem gross werden. Typische Hardware designs haben  $2^{1000000}$  oder mehr Zustaeude.

Solche Designs koennen mit den dzt. Methoden nicht voellstaendig verifiziert werden.

Linearzeitalgorithmen sind nur ein erster Schritt.

24

---

---

---

---

---

---

---

---



## State Explosion

Gründe für State Explosion:

- Die K-Struktur ist oft exponentiell grösser als das Programm:
  - Parallele synchrone Prozesse
  - Instantiierung der Variablen
  - Verschachtelte Prozeduren
- Der Raum aller möglichen Zustände wird durchsucht.

25

---

---

---

---

---

---

---

---

## State Explosion: 2 Ansätze

**Konservativ:**

Darstellung der K-Struktur durch eine spezielle Datenstruktur, d.h. Information komprimieren.

zB symbolisches Model Checking.

**Aggressiv:**

Verwende Wissen über die K-Struktur, um von irrelevanten Details zu abstrahieren. d.h. Information filtern.

zB existentielle Abstraktion.

26

---

---

---

---

---

---

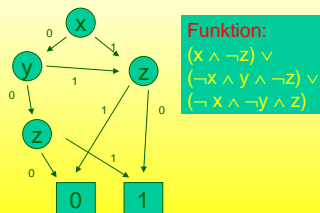
---

---

## Ordered Binary Decision Diagrams

OBDDs (Bryant):

graph-basierte Datenstruktur für Boolesche Funktionen.



Variablenordnung:  
 $x < y < z$

27

---

---

---

---

---

---

---

---



## Symbolic Model Checking

1991: McMillan und Clarke verwenden OBDDs, um K-Strukturen komprimiert darzustellen.

Das System SMV führt zu einem Paradigmenwechsel in der Verifikation, und erzeugt grosses industrielles Interesse.

Basiert auf "Symbolischen Algorithmen", d.h., Algorithmen, die effektiv mit OBDDs anstatt von expliziten Strukturen operieren.

28

---

---

---

---

---

---

---

---

## Abstraktion

♦ Viele Spezifikationen beziehen sich nur auf einen Teil des Designs



- ↔ Manuelle Abstraktion ist sehr aufwendig
- ↔ Automatische Abstraktion ist schwierig

29

---

---

---

---

---

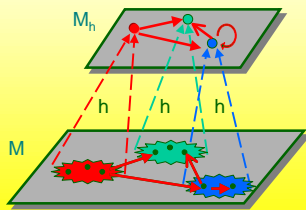
---

---

---

## Existentielle Abstraktion

Eine Funktion  $h$  bildet konkrete Zustände auf **abstrakte Zustände** ab.



30

---

---

---

---

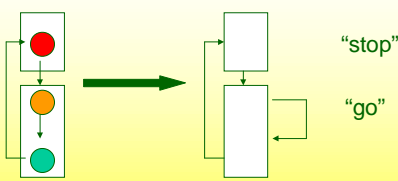
---

---

---

---

### Existentielle Abstraktion



“stop”

“go”

AGAF r

“Falsche” Spur:  
`<go><go><go><go> ...`  
 d.h. Informationsverlust

31

---

---

---

---

---

---

---

---

### Verifikation von Software

Spezielle Probleme:

- Dynamische Datenstrukturen
- Dynamische Threads (Java!)
- Rekursive Prozeduren
- Sicherheit von Protokollen

Neue Anwendungen:

- Realtime Software
- Security Protokolle
- UML/Statecharts

32

---

---

---

---

---


---

---

---

### VU Model Checking: Verifikation von Hardware und Software

Helmut Veith, [veith@dbai.tuwien.ac.at](mailto:veith@dbai.tuwien.ac.at)  
 58801-18428




---

---

---

---

---

---

---

---

## Ablauf der VU

- Vorlesungsblock (17.-18. November)
- Übungen mit Softwarepaketen zur Verifikation;  
Ziel der Übungen: Präsentation der Software  
(Funktionalität, Aufbau, Erweiterbarkeit ...)

34

---

---

---

---

---

---

---

---

VIELEN DANK FÜR IHRE AUFMERKSAMKEIT

35

---

---

---

---

---

---

---

---